

ABSTRACT OF KOREAN PATENT

(21) PATENT NUMBER: PATENT 0141201

(65) PUBLICATION NUMBER: 1995-029822

(43) PUBLICATION DATE: NOVEMBER 24, 1995

(21) FILING NUMBER: 1994-007661

(22) FILING DATE: APRIL 12, 1994

(54) LIQUID CRYSTAL DISPLAY

ABSTRACT

The present invention relates to an active matrix type liquid crystal display device for increasing image quality and improving a short-circuit error between gate and data lines. The liquid crystal display device includes a plurality of scan signal lines including pairs of first and second signal lines that are alternately arranged on a surface of a transparent substrate, a plurality of display signal lines that cross the plurality of scan signal lines and are arranged on the transparent substrate in a matrix format to define each boundary of pixel areas, a pixel electrode arranged on each pixel area, a plurality of switching elements that are arranged in the pixel areas to connect the display signal line to the pixel electrode, and a first electrode of a capacitor having an area that is overlapped with the first scan signal line. Accordingly, a short circuit error or a disconnection error caused by doubled scan signal lines may be reduced, and a disclination line may not be generated.

공고특허특0141201

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. 6
G02F 1/136

(11) 공고번호 특0141201
(24) 등록일자 1998년03월19일

(21) 출원번호	특1994-007661	(65) 공개번호	특1995-029822
(22) 출원일자	1994년04월12일	(43) 공개일자	1995년11월24일
(73) 특허권자	삼성전자 주식회사 김광호 경기도 수원시 팔달구 매단동 416번지		
(72) 발명자	배병성 경기도 수원시 팔달구 인계 주공 아파트 126동 101호		
(74) 대리인	이영필 조현실 윤창일		

설명 : 그림1

(54) 액정 표시 장치

도면

화질이 향상되고 게이트선 및 데이터선간의 단락불량을 개선할 수 있는 액티브 매트릭스형 액정표시 장치에 관하여 개시한다. 본 발명의 액정표시장치는 투명한 기판의 한 표면상에 일정한 간격을 두고 교대로 배열되어 있는 제1 주사신호선과 제2 주사신호선의 쌍으로 이루어진 복수의 주사신호선과, 상기 복수의 주사신호선과 교차하고, 상기 투명한 기판상에서 매트릭스상으로 배열되어 각 화소영역을 경계지워주는 복수의 표시신호선과, 상기 각 화소영역내에 배치된 화소전극과, 상기 각 화소영역내에 배치되어 상기 각 표시신호선과 상기 각 화소전극을 연결시켜주는 복수의 스위칭소자와, 상기 제1 주사신호선과 상기 제2 주사신호선을 연결하고, 상기 스위칭 소자에 연결되는 표시신호선 반대측의 화소전극 측면에 절연막을 사이에 두고 상기 화소전극과 오버랩되고, 적어도 일부는 상기 제1 주사신호선과 상기 제2 주사신호선에 오버랩된 영역을 갖는 커패시터의 제1전극을 포함한다. 본 발명에 의하면, 제1전극간을 연결하는 이중화된 주사신호선으로 인한 단락불량이나 단선불량을 줄일 수 있으며, 리버스 톨트 배열결합 및 디스크리네이션 선의 형성방지를 통하여 화질을 개선할 수 있다.

도면

도

도면

[발명의 명칭]

액정 표시 장치

[도면의 간단한 설명]

제1도는 부가용량(additional capacitor)방식의 커패시터가 형성된 종래의 액정표시장치의 화소 레이아웃도를 나타낸다.

제2도는 제1도의 II-II 선을 자른 단면도를 나타낸다.

제3도는 특허출원 제91-15530호에 개시된 액정표시장치의 화소 레이아웃도를 나타낸다.

제4도는 상기 제3도의 IV-IV에 따라 자른 단면도이다.

제5도는 특허출원 제92-16300호에 개시된 발명의 일실시예에 의한 액정표시장치의 화소 레이아웃도를 나타낸다.

제6도는 리버스틸트 결함(reverse-tilt defect) 및 디스클리네이션선(disclination line)을 설명하기 위해 도시한 도면을 나타낸다.

제7도는 상기 제5도의 VI-VI에 따라 자른 단면도를 나타낸다.

제8도는 본 발명의 일실시예에 의한 액정표시장치의 화소 레이아웃을 나타낸다.

제9도는 상기 제8도의 VII-VII에 따라 자른 단면도를 나타낸다.

제10도는 본 발명에 따른 액정표시장치의 이중화 게이트 배선의 동작원리를 나타낸 도면이다.

[발명의 상세한 설명]

본 발명은 액정표시장치(Liquid Crystal Display; 이하 LCD)에 관한 것으로, 특히 화질이 향상되고 게이트선 및 데이타선간의 단락불량을 개선할 수 있는 액티브 매트릭스형 액정표시장치에 관한 것이다.

본 발명은 본 출원인에 의해 1992년 9월 7일자로 출원된 특허출원번호 제92-16300호에 개시된 발명의 개량발명으로서, 본 출원서에 참조로 기재한다.

인간과 컴퓨터(및 기타의 컴퓨터화된 기계)의 인터페이스를 담당하는 표시장치의 퍼스널화, 스페이스 절약화의 요구에 부응하여 지금까지의 표시장치 특히 비교적 거대하고 거슬리는 음극선관(CRT)에 대신하여 LCD(Liquid Crystal Display), PDP(Plasma Display Panel), EL(Electroluminescence)등 각종 평면 스크린이나 평판 표시장치가 개발되어 왔다. 이들 평판 패널 디스플레이들 중에서도 액정표시장치(LCD)의 기술의 진전은 가장 관심을 끌고 있고, 어떤 형태로서는, CRT의 컬러화질에 필적하거나 그 이상을 실현하기까지 되었다.

액정표시장치에는 단순 매트릭스형 또는 액티브(active) 매트릭스형이 있으며, 전계(electric field)에 의하여 액정분자의 배열이 변화하는 액정의 전기광학적 성질을 이용하고 있다. 특히 상기의 액정기술과 반도체기술을 융합한 액티브 매트릭스형 LCD는 CRT와 경합하여 CRT를 능가할 표시장치로 인식되어 있다.

상기 액티브 매트릭스 LCD는 매트릭스 형태로 배열된 각 화소에 비선형 특성을 갖춘 액티브소자를 부가하여 이 소자의 스위칭특성을 이용하여 각 화소의 동작을 제어한다. 상기 액티브 매트릭스 LCD의 한 형태로서는, 액정의 전기광학효과를 통하여 메모리기능을 구현한 것도 있다. 액티브소자로는 통상 3단자형인 박막트랜지스터(Thin Film Transister; 이하 TFT)가 이용되며, 2단자형인 MIM(Metal Insulator Metal)등 박막다이오드(Thin Film Diode; TFD)가 사용되기도 한다. 이러한 액티브 소자를 이용한 액티브 매트릭스 LCD에는, 화소 어드레스 배선과 함께 수만개 내지 수백만개가 유리기판상에 집적화되어서, 스위칭 소자로서 작용하는 TFT와 함께 매트릭스 구동회로를 구성한다.

그러나 이러한 액티브 매트릭스 LCD에는 표시장치의 대화면화와 고정세화에 따라 화소수가 증가하고 그에 따라 각 화소의 개구율(aperture ratio)이 감소하여 결국 그에 상응하는 LCD 패널의 휘도가 떨어지는 문제점이 발생한다.

또한 상기의 액티브 매트릭스 LCD에서 표시되는 이미지의 균일성(uniformity)을 확보하기 위하여 기입동작중에 데이터선을 통하여 인가된 제1신호의 인가전압을 다음 제2신호를 수용할 때까지, 일정시간동안 유지시켜줄 필요가 있다. 또한, 표시 화면 특성을 향상시키기 위하여, 액정셀과 병렬로 보조 커패시터를 형성시켜 주게 된다. 액정셀과 병렬로 보조용량을 형성하는 방법으로서 부가용량방식과 축적용량방식이 있다. 그 중에서 부가용량방식의 액정 표시장치를 제1도 및 제2도에 도시하였다.

제1도는 부가용량(additional capacitors)방식의 커패시터가 형성된 종래의 액정표시장치의 화소 레이아웃도를 나타내고, 제2도는 제1도의 II-II 선을 자른 단면도를 나타낸다.

제1도에는 단일 화소영역(인접한 화소영역의 일부를 포함하여)만을 표시하고 있지만, 그 완전한 LCD장치에서는 종으로 복수의 게이트선(1과, 그 직각방향인 횡으로 복수의 데이터선(5a)이 매트릭스 형태로 배열되어 서로 인접

한 두개의 주사신호선(1)과 두개의 데이터선(5a)으로 경계지워지는 지역에 각각 대응하는 매트릭스 형태의 화소 영역이 형성된다. 각 화소 영역에는 부가 용량 방식의 커패시터(C), 스위칭 소자인 박막트랜지스터(TFT), 광 투과 영역(개구부), 투명한 화소전극(4)이 구비된다. 상기 게이트선(1) 및 데이터선(5a)는 각각 주사 신호선 및 표시 신호선으로 불리운다.

제1도에서 보여지는 것처럼, 각 부가용량 방식의 커패시터(C)의 제1전극(10)은 각 주사신호선(1)이 각 화소영역 내로의 돌출된 모양으로 형성된다. 비슷하게 각 TFT의 게이트전극(1)이 각 화소영역내로의 돌출된 모양으로 형성된다. 비슷하게 각 TFT의 게이트전극(G)도 역시 각 주사신호선(1)의 각 화소영역내로의 돌출부(상기 커패시터의 제1전극과 반대 방향으로)모양으로 형성된다. 각 TFT는 게이트전극 G의 상방에 형성된 반도체층(3), 그 반도체층(3)의 좌단에 인접한 표시신호선(5a)의 우측 돌출부(드레인 전극), 반도체층(3)의 우단과 투명화소전극(4)을 인접하는 소오스전극(5b)에 의해 구성되고, 투명화소전극(4)으로서는 인듐과 주석의 복합산화물인 ITO(indium tin oxide)등이 사용된다.

또한, 제2도에 도시한 바와 같이 종래의 액티브 매트릭스 LCD는 배면유리 기판(100)에 평행 하며 그 내측면에 다층구조가 형성된 전면유리기판(101)을 포함한다. 예를들면, 빛을 차단하기 위한 블랙매트릭스(black matrix;20)가 전면유리기판(101)의 내측면상에 형성되어 있다. 이 블랙매트릭스(20)은 배면유리기판(100)상에 배치되어 있는 각 화소전극(4)의 대부분을 차지한 개구면(aperture area)을 한정하기 위하여 통상의 사진식각공정에 의해 차광층을 패터닝하여 형성된다. 또 칼러필터층(21)이 상기 차광층(20)과 전면유리기판(101)의 내측면의 노출된 구역 위로 형성되어 있으며, 상기 칼러필터층(21)은 개구면에 배치되는 광투와 구역(21a)을 포함한다. 또한, 보호층(22)이 칼러필터층(21)위로 형성되며, 투명전극(23)이 상기 보호층(22) 위로 형성되어 전면유리기판(101)의 내측면상에 다층구조가 완성된다.

또한, 상기 액티브 매트릭스 LCD는 전면유리기판(101)과 배면유리기판(100) 사이에서 보호층(6)과 투명전극(23)에 접촉하도록 삽입되어진 얇은 액정 박막을 포함한다. 상기 전면유리기판(101)과 배면유리기판(100)을 통상의 시일제(도시안됨)로 고정하고 그 사이에 형성된 구멍을 통하여 액정을 주입, 밀봉하는 것은 당 기술 분야에서 통상의 지식을 가진자라면 쉽게 알 수 있을 것이다.

상기 부가용량 방식의 액정 표시장치는 즉 각 커패시터(C)의 제1전극(10)은 불투명금속으로 이루어지며, 나아가 각 화소전극(4)의 상당부분과 오버랩되기 때문에 각 화소의 개구 면적이 오버랩되는 면적에 상응하는 만큼 감소되어 결국 개구율이 감소하게 된다. 더구나 표시신호선(5a)과 화소전극(4)는 같은 절연층(2)상의 동일 평면상에 형성되기 때문에 그들 사이에 전기적 분리를 위하여 소정의 거리를 두고 떨어져야 하며, 이도 결국 LCD의 개구면적을 감소시켜 휘도를 떨어뜨릴 뿐더러 LCD의 콘트라스트비를 저하시키게 한다.

전술한 제1도 및 제2도에서 개시된 부가용량방식의 액정표시장치에서 나타나는 문제점을 개선하기 위하여, 본 출원인은 투명화소전극에 대향하도록 형성되어 있으며 투명화소전극을 둘러싸는 환형(ring type)으로 에워싸는 측적 용량 방식의 커패시터를 특징으로 하는 발명을 출원한 바 있다.(특허출원번호 제91-15530호)

상기 특허출원번호 제92-15530호에 개시된 발명을 첨부한 제3도 및 제4도를 참조하여 설명하면 다음과 같다. 여기서, 상기 제1도 및 제2도와 동일한 참조번호는 동일한 구성요소를 나타낸다.

상기 제3도를 제1도와 비교해 보면 알수 있는 바와 같이 제3도에 나타낸 액티브 매트릭스 LCD는, 각 화소전극(4)과 연결된 축적용량방식 커패시터(C)의 제1전극(10)의 레이아웃이 종래의 LCD와 비교할 때 그 개구율과 콘트라스트비가 매우 증가하도록 화소 전극(4)의 주변부에 배치된 구조로 변형되었다는 것을 제외하면 본질적으로 종래의 LCD와 같은 방법으로 제작되는 것이다. 보다 상세하게는, 표시신호선(5a)과 커패시터(C)의 제1전극(10)으로 둘 불투명 금속층은, 커패시터(C)의 제1전극(10)이 실질적으로 각 화소전극(4)을 둘러 싸도록 패터닝되며, 그 주위둘레를 따라 그 연결된 화소전극(4)의 가장자리 일부분과 오버랩되도록 패터닝된다. 상기 제3도의 IV-IV'를 자른 단면도인 제4도에서 보다 명확히 보여지듯이, 상기 커패시터(C)의 제1전극(10)은 전면유리기판(101)상에 구비된 상기 차광층(20)의 매트릭스 아래에 전부 놓이도록 배치되며, 개구면내로 확장되지 않도록 하여, 종래의 액티브 매트릭스 LCD와 비교하여 개구율을 증가시키도록 하였다.

부가적으로, 각 화소전극(4)의 둘레를 따라 형성되는 상기 커패시터의 제1전극(10)은 제4도에서 잘 알수 있듯이, 부가적인 차광층 역할을 하게된다. 즉 개구면 바깥쪽에 위치한 액정영역으로부터 전면유리기판(101)의 개구면을 통과하는 빛을 최소화하기 위한 것이다.

상기 제2도에 나타난 종래의 LCD의 경우 θ_1 , 보다 큰 입사각으로 전면유리기판(101)에 입사되는 누출적인 빛도 전면유리기판의 개구면을 통하여 통과되는 것을 볼 수 있다. 그러나 제4도에 보여진 LCD의 경우는 단지 θ_2 보다 큰 입사각으로 전면유리기판에 입사되는 여분의 빛만이 전면유리기판의 개구면을 통과하게 된다. 입사각 θ_2 보

다 작은 경우에 전면유리기판에 입사되는 여분의 혹은 누설되는 빛은 그 인접한 커패시터의 제1전극(10)에 의해 차단된다. 따라서 종래의 LCD에 비하여 ($\theta_2 - \theta_1$)에 비례하는 양만큼 전면유리기판(101)에 개구면을 통과하는 누설광을 감소시켜주어 종래에 비하여 콘트라스트비를 매우 증가시켜준다.

한편, 상기 환형의 커패시터를 지닌 액정표시장치는 개구율 향상이나 콘트라스트비의 증가등 표시특성이 매우 향상되었지만, 상기 주사신호선(1)과 표시신호선(5a)이 교차하는 배선교차부에서 이들질이나 취약한 절연막으로 인하여 상기 주사신호선(1)이 단선되거나, 상기 주사신호선(1)과 표시신호선(5a) 간에 단락불량이 발생하여 액정표시장치의 제조수율이 현저히 떨어지게 되었다.

개구율과 콘트라스트비를 감소시키지 않고, 주사신호선(1)의 단선 및/또는 상기 주사신호선(1)과 표시신호선(5a) 간에 단락불량의 문제점을 해결하기 위하여, 본 출원인은 특히 출원 제93-16300호에 환형구조로 형성된 각 커패시터의 제1전극 사이를 이중화된 게이트 배선으로 연결시켜 주는 것을 특징으로 하는 액정표시장치를 출원한바 있다.

제5도는 특허출원 제92-16300호에 개시된 발명의 일실시예에 의한 액정표시장치의 화소 레이아웃도를 나타낸 것이다. 여기서, 제1도 내지 제4도와 동일한 참조번호는 동일한 부재를 나타낸다.

제5도를 참조하면, 액정 표시 장치는 상기한 제3도에 나타낸 액정 표시 장치의 화소 레이아웃과 비교하여 주사신호선이 제1주사신호선(1a)과 제2주사신호선(1b)으로 이중화되어 있다는 것을 특징으로 한다. 제1주사신호선(1a)과 제2주사신호선(1b)의 한쌍의 전극으로 구성된 다수의 주사신호선이 일정한 간격으로 형성되어 있다. 여기서, 제1주사신호선(1a)과 제2주사신호선(1b) 및 표시신호전극(5a)로 둘러싸이는 영역이 화소영역이된다.

또한, 제3도와 달리, 스위칭소자인 TFT가 상응하는 주사신호선(1)의 돌출부에 형성되는 것이 아니라 제1주사신호선(1a)상에 형성된다. 즉, TFT의 게이트 전극은 90°회전되어 제1주사신호선(1a)과 일치하여 액정표시 장치의 개구율을 최대로 한다.

상기 제5도에 개시된 액정 표시 장치에서는, 추가의 공정을 필요로 함이 없이, 간단한 패턴 레이아웃의 변경으로 커패시터의 제1전극을 연결하기 위한 이중화된 주사신호선을 형성한다. 또 제1전극은 환형으로 형성되어 최대로 화소 영역을 사용할 수 있어, 액정 표시 장치의 개구율을 향상시킨다. 커패시터의 제1전극은 부가적인 차광층으로서 작용하기 때문에, 콘트라스트비가 크게 향상된다.

또한, 커패시터의 제1전극을 상호 접속하기 위한 주사신호선이 이중화되어 있어 배선의 교차부에서의 주사신호선의 단선이나 발생되는 단선이나 단락불량이 감소 또는 수리된다.

그러나, 상기 액정표시장치의 형성과정은 상술한 바와 같이, 통상의 반도체 제조공정을 통해 배면유리기판상에 다층구조를 형성한후, 전면유리기판상에 상기 배면유리기판과 마찬가지로 다양한 층, 예컨데 차광층, 컬러필터층을 형성한다. 이어서, 상기 전면유리기판(101)과 배면유리기판을 통상의 시일제로 고정하고 그 사이에 형성된 구멍을 통하여 액정을 주입, 밀봉한다.

한편, 상기 시일제로 고정하고 액정을 주입하기 전에 액정의 배향을 위하여, 통상적으로 상기 배면유리기판 및 전면유리기판에 배향재를 도포하고 러빙(rubbing)법으로 배향을 하게 된다. 그런데, 배향후에 액정을 주입하여 표시패널을 동작시키게 되면, 데이타선 및 게이트선 근처에서 액정 분자의 리버스 틸트 배열 결함(reverse-tilt alignment defect) 및 디스크리네이션 선(disclination line)이 형성되어 화질을 저하시키는 것으로 알려져 있다.

상기 리버스 틸트 배열 결함 및 디스크리네이션 선의 형성으로 인한 화질의 저하에 관하여, 참고문헌(H. Yamnaka, T. Fukunaga, T. Koseki, T. Ueki, SID 92 DIGEST p789-792, N. Takahashi, Y. Hirai, S. Kaneko, K. Nakashima, O. Sukegawa, SID 93 DIGEST p610-613, Y. Tanaka, M. Shibusawa, M. Dohjo, O. Tomita, S. Uchikoa, H. Yamnaka, SID 92 DIGEST p43-46, Takao Nomura et.al., Jpn. Appl. Phys. p3308-3312)에 잘 개시되어 있다.

상기 문헌을 참조하여, 리버스 틸트 결함 및 디스크리네이션 선에 관하여 자세하게 설명한다.

제6도는 리버스 틸트 영역(32) 및 디스크리네이션 선(30)을 설명하기 위한 도면이다. 두개의 데이타선(5a) 및 두개의 게이트선(1)으로 한정되는 화소 영역(4)이 형성되어 있으며, 화소영역의 대각선 방향으로 러빙방향(34) 및 디스크리네이션 선(30)이 도시되어 있다. 또한, 러빙 방향(34)에 따라 게이트 선(1) 및 데이타선(5a)과 인접한 화소영역(4)에 리버스 틸트 영역(reverse tilt domain:32)이 형성되는데, 리버스 틸트 영역의 크기(A, B)는 게이트선(1)과 디스크리네이션 선(30) 및 데이타선(5a)과 디스크리네이션 선(30)의 거리로서 정의 된다. 상기 리버스틸트

배열 결합 및 디스클리네이션 선의 형성은 측면(lateral direction) 방향으로의 전계에 의한 것으로 게이트선(1) 및 데이타선(5a)과 인접한 화소 영역(4)상에 형성된다. 이러한 디스클리네이션 선의 위치는 배향재의 배향 정도나 액정의 상태나 액정 물질의 종류에 따라 달라진다.

한편, 상기 리버스 틸트 결합 및 디스클리네이션 선의 형성을 억제하기 위해서는 상기 배향재(예를 들면, 폴리마이드)의 배향을 균일하게 하고 선틸트각도(pretilt angle)를 1.2°이상이 되도록 크게 할 필요가 있다. 이를 위해서는 상기 폴리마이드 하부에 형성되는 증의 단차를 적게 하여, 상술한 러빙시 배향이 용이하도록 해야 한다. 또한 게이트 또는 소오스 전극과 화소 전극과의 사이에 생기는 측면방향으로의 전계에 의한 리버스 틸트 영역의 증가를 억제하기 위해서도 상술한 단차는 바람직하지 못하다.

이상의 리버스 틸트 결합 및 디스클리네이션 선은 빛의 리키지를 유발하여 명암비를 감소시키거나 잔상(image sticking)의 발생 등 화질을 저하시키는 문제점이 있다.

상기 특허출원 제92-16300호에 개시된 발명에 대하여, 상술한 리버스 틸트 결합 및 디스클리네이션 선의 형성에 관하여 제5도 및 제7도를 참조하여 설명한다.

제5도에서, 특허출원 제92-16300호에 개시된 발명은 2중의 게이트선이 하나의 화소전극당 2개의 금속배선으로 연결되는 구조를 가지고 있다. 상기 2개의 금속배선중에서 제6도에서 상술한 바와같이 m1부분은 리버스 틸트 결합을 형성하는 쪽에 있고, m1에 인접한 다른 부분에 비하여 m1의 두께 만큼 단차가 형성된다.

제7도는 상기 제5도의 VI-VI에 따라 자른 단면도를 나타낸다. 구체적으로, 유리기판(100)상에 형성된 게이트선(10)이 양쪽에 형성되어 있으며, 그 위에 절연층(2)이 형성되어 있다. 또한, 상기 절연층(2)상에 데이타선(5a) 및 화소 전극(4)이 형성되어 있다. 상기 화소 전극(4) 및 데이타선(5a)이 형성된 기판의 전면에 걸쳐서 보호층(6)이 형성되어 있고 그위에 배향막(100a)이 형성되어 있다.

특히, 상기 특허출원 제92-16300호에 개시된 발명은 제6도 및 제7도에 상술한 바와 같이 2개의 금속배선(게이트선)중에서 m1 부분은 리버스 틸트 결합을 형성하는 쪽에 있고, m1에 인접한 다른 영역에 비하여 m1의 두께 만큼 단차영역(102)이 생성된다. 이에 따라 단차영역(102)에서 배향막의 러빙시 배향불량이 생기고 이로 인해 빛의 리키비 현상이 증가하는 문제점이 있다.

따라서, 본 발명의 목적은 화질이 향상된 축적용량방식의 커패시터를 갖는 액정표시장치를 제공하는 것이다.

본 발명의 다른 목적은 게이트선과 데이타선과의 단락 불량 및 게이트선의 단선불량이 개선된 축적용량방식의 커패시터를 갖는 액정표시장치를 제공하는 것이다.

상기한 본 발명의 목적 및 다른목적을 달성하기 위하여 본 발명은,

투명한 기판:

상기 투명한 기판의 한 표면상에 일정한 간격을 두고 교대로 배열되어 있는 제1 주사신호선과 제2 주사신호선의 쌍으로 이루어진 복수의 주사신호선:

상기 복수의 주사신호선과 교차하고, 상기 투명한 기판상에서 매트릭스상으로 배열되어 각 화소영역을 경계지워 주는 복수의 표시신호선:

상기 각 화소영역내에 배치된 화소전극:

상기 각 화소영역내에 배치되어 상기 각 표시신호선과 상기 각 화소전극을 연결시켜주는 복수의 스위칭소자: 및 상기 제1 주사신호선과 상기 제2 주사신호선을 연결하고, 상기 스위칭 소자에 연결되는 표시신호선 반대측의 화소전극 측면에 절연막을 사이에 두고 상기 화소전극과 오버랩되고, 적어도 일부는 상기 제1주사신호선과 상기 제2 주사신호선에 오버랩된 영역을 갖는 커패시터의 제1전극을 포함하여 이루어지는 것을 특징으로 하는 액정표시장치를 제공한다.

상기 커패시터의 제1전극과 상기 각 주사신호선은 동일물질로 되어 함께 패터닝된 층이며, 상기 커패시터의 제1전극, 주사신호선은 알루미늄, 크롬, 몰리브덴, 탄탈늄으로 구성되는 그룹으로부터 선택된 적어도 하나이상의 불투명금속으로 이루어진다.

상기 커패시터의 제1전극과 주사신호선은 2이상의 금속에 의한 적층구조로 형성하며, 상기 스위칭소자는 박막트랜지스터(TFT)로 구성하며, 상기 박막트랜지스터는 각 주사신호선과 표시신호선이 교차하는 부근에서 형성되는

역스태거형으로 형성한다.

또한, 박막트랜지스터의 소오스전극은 상기 각 커패시터의 제1전극의 일부를 오버레이(over lay)한다.

또한, 본 발명의 상기 스위칭소자는 박막다이오드(TFD)로 구성할 수도 있으며, 상기 커패시터의 제1전극과 상기 주사신호선은 공통의 제1평면에 놓여있고, 상기 표시신호선과 화소전극은 그 사이에 절연층을 개재하여 상기 제1평면으로부터 떨어진 공통의 제2평면에 형성한다. 또한, 본 발명에 의한, 상기 제1주사신호선과 제2주사신호선은 외부 구동회로에는 단일배선으로 형성한다.

본 발명에 의하면, 제1전극간을 연결하는 이중화된 주사신호선으로 인한 단락불량이나 단선불량을 줄일 수 있으며, 리버스틸트 배열결합 및 디스크리네이션 선의 형성방지를 통하여 화질을 개선할 수 있다.

또한, 캐퍼시터의 제1전극의 모양을 화소영역을 최대한으로 활용하여 줌으로서 액정표시장치의 개구율이 매우 향상된다.

이하, 첨부된 도면을 참조하여 본 발명을 상세히 설명한다.

제8도는 본 발명의 일실시예에 의한 액정 표시장치의 화소레이아웃도를 나타낸다.

제8도를 참조하면, 본 발명의 실시예에 의한 액정표시장치는 전술한 제5도에서 보여지는 액정표시장치의 화소 레이아웃도와 비교하여, 주사신호선이 제1주사신호선(10a)과 제2주사신호선(10b)으로 이중화 되어 있다는 점은 동일하나, 커패시터의 제1전극(100c)의 레이아웃이 화소전극(40) 전체를 둘러싸지 않고 일정부분에만 배치되어 있다는 점이 다르다.

구체적으로, 상기 제1 주사신호선(10a)과 제2 주사신호선(10b)의 쌍으로 된 복수의 주사신호선이 일정한 간격으로 배열되어 있으며, 상기 제1 주사신호선(10a) 및 제2 주사신호선(10b)과 상기 표시신호선(50a)으로 한정되는 부분이 화소영역을 이룬다. 또한 상기 스위칭소자인 박막트랜지스터의 위치가 주사신호선(10a, 10b)의 돌출부상에 형성되는 것이 아니라, 제1 주사신호선(10a)상에 형성된다. 즉 제1 주사신호선(10a)자체가 박막트랜지스터의 게이트전극이 되도록 그 방향이 90°회전하여 형성되어 액정표시장치의 개구율을 최대화하고 있다.

또한, 상기 박막트랜지스터는 상기 각 주사신호선(10a, 10b)의 돌출부 모양으로 된 게이트전극과, 상기 각 표시신호선(50a)의 돌출부 모양으로 된 드레인전극과, 상기 각 화소전극의 일부와 오버랩되는 소오스전극과 상기 게이트전극 위의 절연층상에 배치되어 상기 드레인전극과 소오스전극을 연결시킬 수 있도록 패터닝되어 있는 반도체층을 포함한다.

또한, 상기 각 박막트랜지스터의 게이트전극, 드레인전극, 반도체층은 상기 각 화소전극(40)의 경계 바깥쪽으로 배치되며, 상기 소오스전극은 상기 각 커패시터의 제1전극(100c)의 일부를 오버레이(over lay)하며, 상기 커패시터의 제1전극(100c)은 상기 화소전극(40)의 일부둘레를 따라 그 일부분과 오버랩되게 형성되어 있다.

또한, 상기 각 커패시터의 제1전극(100c)은, 그 가장자리 일부분이 급격한 단차없이 충분한 폭을 가지고 상기 각 화소전극의 일부분과 오버랩되게 형성될 수 있으며, 상기 커패시터의 제1전극(100c)과 상기 주사신호선(10a, 10b)은 공통의 제1 평면에 놓여있고, 상기 표시신호선(50b)과 화소전극(40)은 그 사이에 절연층을 개재하여 상기 제1평면으로부터 떨어진 공통의 제2평면에 놓여진다.

또한, 커패시터(C)의 제1전극(100c)으로 될 불투명 도전재료는 각 화소전극(40)의 일부분에 둘러싸이도록 패터닝된다. 이에 따라, 리버스틸트 결합 및 디스크리네이션 선의 형성을 야기하는 한쪽의 금속배선(게이트선, 제6도의 m1부분)이 없으므로, 화질을 개선할 수 있다.

제9도는 상기 제8도의 VII-VII에 따라 자른 단면도이다.

제9도는 상기 제7도와 비교하여 게이트선이 기판상에 양쪽으로 형성되어 있지 않고 한쪽에만 형성된 것을 제외하고는 동일하다.

구체적으로, 유리기판(100)상에 형성된 게이트선(100c)이 한쪽에 형성되어 있으며, 그 위에 절연층(20)이 형성되

어 있다. 또한, 상기 절연층(20)상에 데이타선(50a) 및 화소 전극(40)이 형성되어 있다. 상기 화소 전극(40)은 상기 게이트선(10)의 일부를 오버랩하도록 되어 있다. 상기 화소전극(40) 및 데이타선(50a)이 형성된 기판의 전면에 걸쳐서 보호층(60)이 형성되어 있고 그 위에 배향막(100b)이 형성되어 있다.

상기 제7도와 비교할때, 게이트선이 한쪽에만 형성되어 있어 상기 게이트선으로 인한 단차영역(제7도의 102)의 형성이 억제된다. 따라서, 단차영역에서 배향막의 러빙 시 배향불량으로 인한 빛의 리키지 현상을 방지할 수 있다.

또한 게이트선 또는 게이트전극과 화소전극과의 사이에 생기는 측면방향으로의 전계에 의한 리버스 틸트 영역의 증가로 인한 화질의 저하도 방지된다.

또한, 상기 제1주사신호선(10a)과 제2주사신호선(10b)과 동일 평면상에서 서로 연결되며, 알루미늄으로 상기 제1전극(10)을 형성시켜 주는 경우 양극산화방법으로 주사신호선 및 상기 제1전극(10)의 표면에 산화알루미늄($Al_2 O_3$)을 피복시켜주기도 한다.

또한, 본 발명은 상기 주사신호선을 제1주사신호선(10a)과 제2주사신호선(10b)으로 이중화시키고 구동 회로 부근에서 단일배선으로 연결시킨다. 이때 이중화된 주사신호선의 전체 선폭을 종래 단일배선의 주사신호선의 선폭과 같도록 하면 주사신호선과 표시신호선의 교차부의 면적은 동일하게 될 뿐만아니라, 주사신호선의 배선저항도 변동이 없게 된다.

한편 표시신호선(50a)을 통한 전기적신호를 화소전극(40)에 보내주기 위한 스위칭소자로서, 예를들어 박막트랜지스터는 상기 주사신호선상에 주사신호선을 게이트전극으로 하는 역스태거형으로 형성시켜줌으로서 화소면적을 가능한 최대로 하였지만, 상기 스위칭소자로서, 스위칭기능을 하는 2단자형으로 된 MIM(Metal Insulator Metal)등 박막 다이오드(Thin Film Diode:TFD)를 사용할 수도 있다.

이하, 본 발명의 액정표시장치를 제조하는 일 실시예의 과정을 살펴보면 다음과 같다.

처음에, 기판전면에 알루미늄을 약4,000 Å 정도나 그 이하로 적층시킨 후 패터닝하여 주사신호선(10a, 10b)과 커패시터의 제1전극(100c)을 동시에 형성시킨다. 상기 커패시터의 제1전극(10)은 제8도에서 보여지듯이 화소영역을 최대로 활용할 수 있도록 화소영역의 가장자리 쪽으로 충분히 넓히고 화소영역의 일부에 형성시켜 준다 또한, 커패시터의 제1전극(100c)간에는 이중화한 주사신호선(10a, 10b)에 의하여 서로 연결되도록 패터닝 한다.

여기서 상기 커패시터의 제1전극(10)은 차광막 역할도 하기 때문에 불투명금속이어야 하며, 불투명금속인 한 원하는 전기적특성에 맞도록 합금이나 다층구조의 형태로 형성시켜줄 수도 있다. 또한, 함께 패터닝된 커패시터의 제1전극, 주사신호선은 알루미늄, 크롬, 몰리브덴, 탄탈늄중의 하나로 형성한다.

이어서 상기 주사신호선(10a, 10b)이나 커패시터의 제1전극(100c)을 알루미늄으로 형성한 경우 그 전기적 특성을 향상시켜주기 위하여 양극산화방법으로 상기 전극들의 표면에 알루미늄산화막($Al_2 O_3$)을 약 2,000 Å 정도나 그 이하로 피복시켜줄 수도 있다.

본 발명의 다른 실시예에 의하면, Al이외의 물질을 불투명 도전물질로 사용하는 경우에, 유리 기판에 패드를 형성한 후, 주사신호선과 제1전극(100c)을 형성할 수 있다. 이어서 CVD(화학기상증착)방법으로 실리콘나이트라이드(SiNx)등의 절연층, 비정질 수소화 실리콘(a-Si:H)의 반도체층을 각각 약 3,000 Å, 2,000 Å이나 그 이하로 증착해준다. 이때 오믹층으로서 상기 비정질 수소화 실리콘상에 N타입으로 도핑된 비정질 수소화 실리콘(n+ a-Si:H)을 약 500 Å 정도로 증착시켜준다. 이후 상기 주사신호선상에 또는 그 부근에 스위칭소자가 위치할 부분을 한정하도록 상기 반도체층을 패터닝한다.

이어서, 전면에 절연층을 형성한후 구동 IC의 연결부분의 상기 절연층을 제거하고 ITO(Indium Tin Oxide)등 투명금속을 스퍼터링방법등으로 약 500 Å정도나 그 이하로 증착시킨 후 패터닝하여 화소전극을 형성시켜준다. 이때 상기 화소전극(40)는 전 공정에서 형성시켜준 커패시터의 제1전극(100c)과 절연층을 개재하여 소정 거리만큼 오버랩 되도록 패터닝한다. 이때 상기 화소영역에는 절연층을 유전물질로하여 상기 커패시터의 제1전극(100c)과 상기 화소전극(40)간에 커패시터가 형성되어 후술되는 표시신호선(50a)을 통하여 입력된 신호전압을 다음 입력시까지 일정시간 동안 유지할 수 있게 된다.

이어서 기판 전면에 크롬과 알루미늄을 각각 약 500 Å, 5000 Å 정도나 그 이하로 스퍼터링방법등에 의해 연속증착한 후 표시신호선(50a), TFT의 소오스전극, 드레인전극을 패터닝하고 기판 전면에 실리콘 나이트라이드 보호막을 CVD 방법으로 약 4000 Å 정도로 증착시켜줌으로서, 액정표시패널의 하부기판이 완성된다. 물론 상기 보호막

상에 액정의 배향을 위한 배향막이 후속공정에 의해 형성될 수 있다는 것은 LCD분야의 통상적인 기술이다.

한편 액정 표시패널의 상부기판은, 투명한 전면유리기판의 내측면상에 차광막을 각 화소영역의 둘레를 따라 매트릭스상으로 형성하여 액정표시장치의 개구면을 한정하도록 하고, 상기 차광막과 노출된 개구면을 칼러 필터층으로 덮어주고 그 위로 통상의 보호층을 형성하며, 그 위로 투명한 상부 공통전극을 형성함으로서 그 다층구조를 완성한다.

상기와 같은 액정 표시장치의 하부기판과 상부기판은 일정한 지지대에 의해 지지되며 그 사이에 액정이 주입, 밀봉되어 액정 표시패널이 완성된다.

제10도는 본 발명의 효과를 설명하기 위한 동작원리도로써, 이중화된 주사신호선(10a, 10b)이 어떻게 하여 표시신호선(50a)과의 배선교차부에서 발생되는 단선 및 단락불량을 수리할 수 있는 가를 나타낸다.

참조번호 '10'은 주사신호선으로써 구동 IC회로에 연결되는 단일화된 배선을 나타내며, '10a', '10b'는 이중화된 제1주사신호선과 제2주사신호선을 각각 나타내고 '50a'는 표시신호선이다. A부분은 제1주사신호선(10a)과 표시신호선의 배선교차부에서 제1주사신호선(10a)만이 단선된 부분을 가리키며, B부분은 제1, 제2주사신호선(10a, 10b) 모두 단선된 부분을 가리킨다. C부분은 제2주사신호선(10b)과 표시신호선(50a)이 단락된 부분을 나타내며, D부분은 상기 C부분의 단락부분이 수리된 것을 나타낸다.

즉, 상기 한 쌍으로 된 제1, 제2주사신호선이 동시에 단선된 부분(B)만이 액정표시장치의 단선불량으로 나타나기 때문에 그 만큼 전체적으로 단선불량이 감소하게 된다. 또한 단락불량이 일어난 C부분에서는 배선교차부 전후의 주사신호선을 레이저등으로 끊어주면 주사신호선이 이중으로 되어있기 때문에 단락불량이 치유된다.

이상, 본 발명에 의하면, 추가공정 없이 커패시터의 제1전극간을 연결하는 이중화된 주사신호선을 단순히 패턴만 변경하여 주사신호선과 동시에 형성할 수 있어 공정의 단순화를 꾀할 수 있다.

또한, 본 발명은 제1전극간을 연결하는 이중화된 주사신호선을 사용하여, 리버스틸트 배열결함 및 디스크리네이션 선의 형성방지를 통하여 화질을 개선할 수 있다.

또한, 커패시터의 제1전극의 모양을 화소영역을 최대한으로 활용하여 줌으로서 액정표시장치의 개구율이 매우 향상된다.

또한 커패시터의 제1전극들을 서로 연결하는 주사신호선을 이중화함으로서 배선교차부에서 발생되는 주사신호선의 단선불량이나, 단락불량을 감소시켜주고 수리할 수 있게 되어 액정표시장치의 제조수율을 크게 향상시킬 수 있다.

비록 여기에서는 본 발명의 전술한 실시예에 관하여 설명하였지만, 본 발명의 기본적 개념으로부터의 많은 변형과 수정들이 당분야의 통상의 지식을 가진자에 의하여 예견되어질 수 있을 것이다.

(57) 청구항

청구항1

투명한 기판; 상기 투명한 기판의 한 표면상에 일정한 간격을 두고 교대로 배열되어 있는 제1주사신호선과 제2주사신호선의 쌍으로 이루어진 복수의 주사신호선; 상기 복수의 주사신호선과 교차하고, 상기 투명한 기판상에서 매트릭스상으로 배열되어 각 화소영역을 경계지워주는 복수의 표시신호선; 상기 각 화소영역내에 배치된 화소전극; 상기 각 화소영역내에 배치되어 상기 각 표시신호선과 상기 각 화소전극을 연결시켜주는 복수의 스위칭소자; 및 상기 제1주사신호선과 상기 제2주사신호선을 연결하고, 상기 스위칭 소자에 연결되는 표시신호선 반대측의 화소전극 측면에 절연막을 사이에 두고 상기 화소전극과 오버랩되고, 적어도 일부는 상기 제1주사신호선과 상기 제2주사신호선에 오버랩된 영역을 갖는 커패시터의 제1전극을 포함하여 이루어지는 것을 특징으로 하는 액정표시장치.

청구항2

제1항에 있어서, 상기 커패시터의 제1전극과 상기 각 주사신호선은 동일물질로 되어 함께 패터닝된 층인 것을 특징으로 하는 액정표시장치.

청구항3

제2항에 있어서, 상기 함께 패터닝된 커패시터의 제1전극, 주사신호선은 알루미늄, 크롬, 몰리브덴, 탄탈늄으로 구성되는 그룹으로부터 선택된 적어도 하나이상의 불투명금속으로 이루어진 것을 특징으로 하는 액정표시장치.

청구항4

제3항에 있어서, 상기 커패시터의 제1전극과 주사신호선은 2이상의 금속에 의한 적층구조인 것을 특징으로 하는 액정표시장치.

청구항5

제1항에 있어서, 상기 스위칭소자는 박막트랜지스터(TFT)로 구성되어 있는 것을 특징으로 하는 액정표시장치.

청구항6

제5항에 있어서, 상기 박막트랜지스터는 상기 각 주사신호선과 표시신호선이 교차하는 부근에서 형성되는 역스태거형인 것을 특징으로 하는 액정표시장치.

청구항7

제5항에 있어서, 상기 박막트랜지스터의 소오스전극은 상기 각 커패시터의 제1전극의 일부를 오버레이(over lay)하는 것을 특징으로 하는 액정표시장치.

청구항8

제1항에 있어서, 상기 스위칭소자는 박막다이오드(TFD)로 구성되어 있는 것을 특징으로 하는 액정표시장치.

청구항9

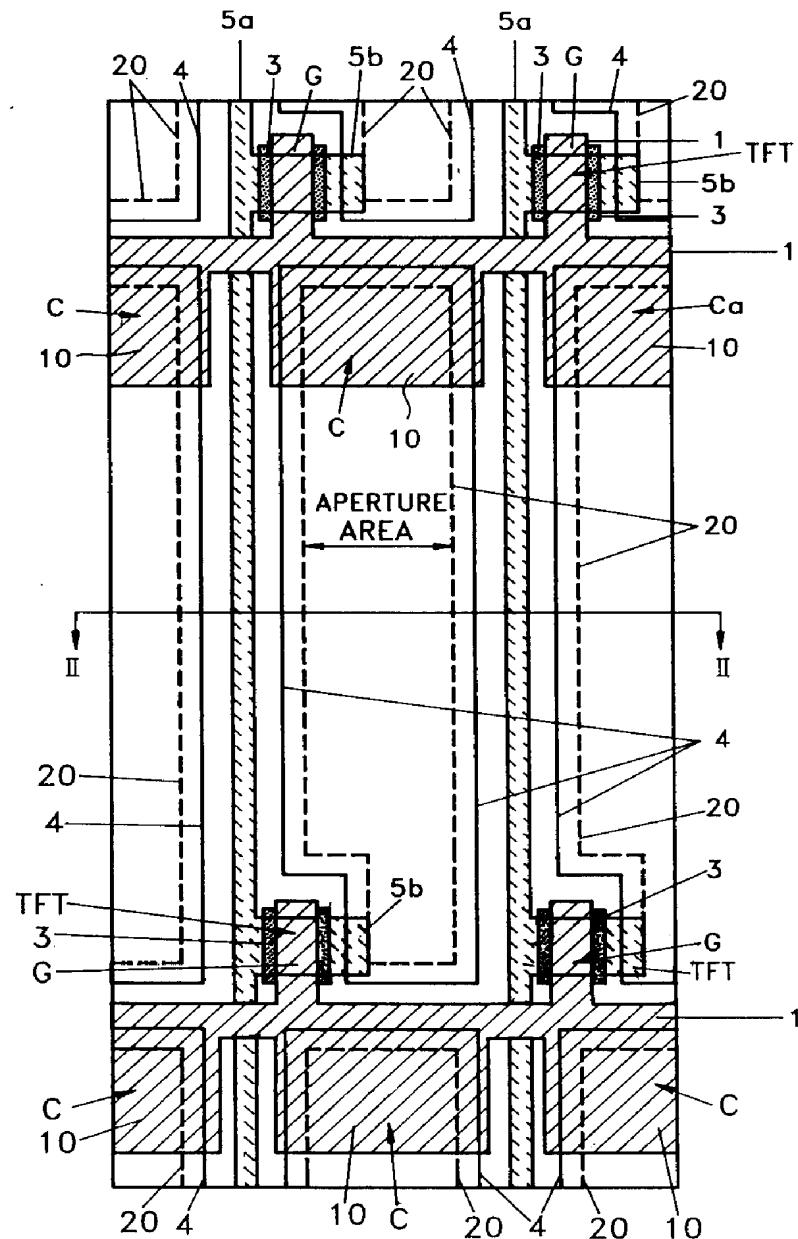
제1항에 있어서, 상기 커패시터의 제1전극과 상기 주사신호선은 공통의 제1평면에 놓여있고, 상기 표시신호선과 화소전극은 그 사이에 절연층을 개재하여 상기 제1평면으로부터 떨어진 공통의 제2평면에 놓여있는 것을 특징으로 하는 액정표시장치.

청구항10

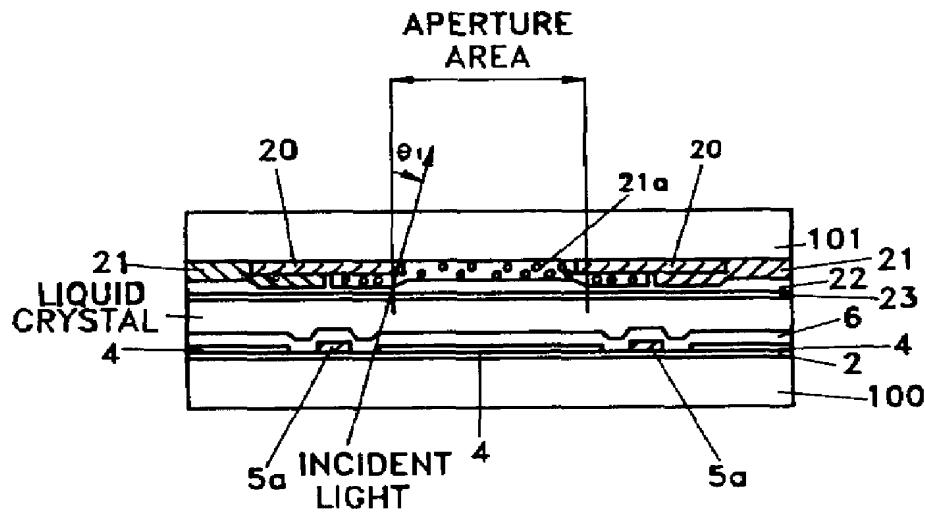
제1항에 있어서, 상기 제1주사신호선과 제2주사신호선은 외부구동회로에는 단일배선으로 연결되는 것을 특징으로 하는 액정표시장치.

도면

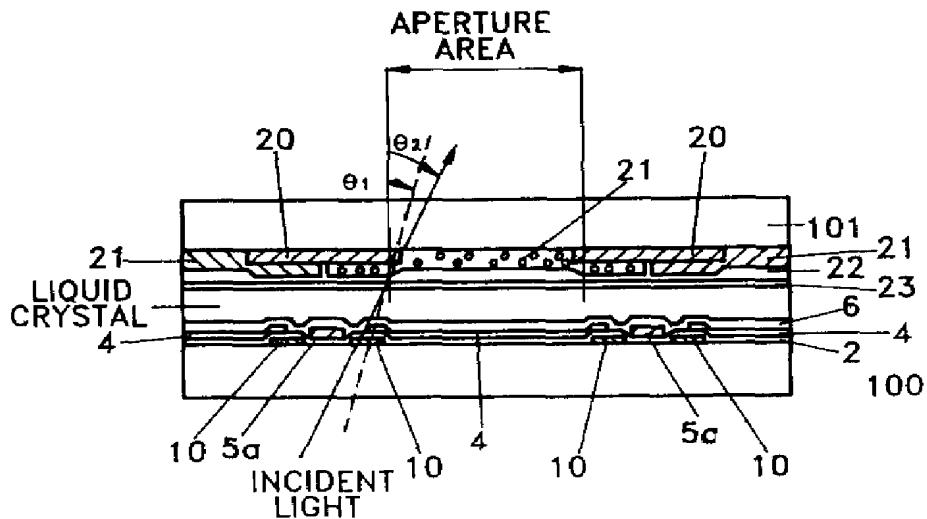
도면1



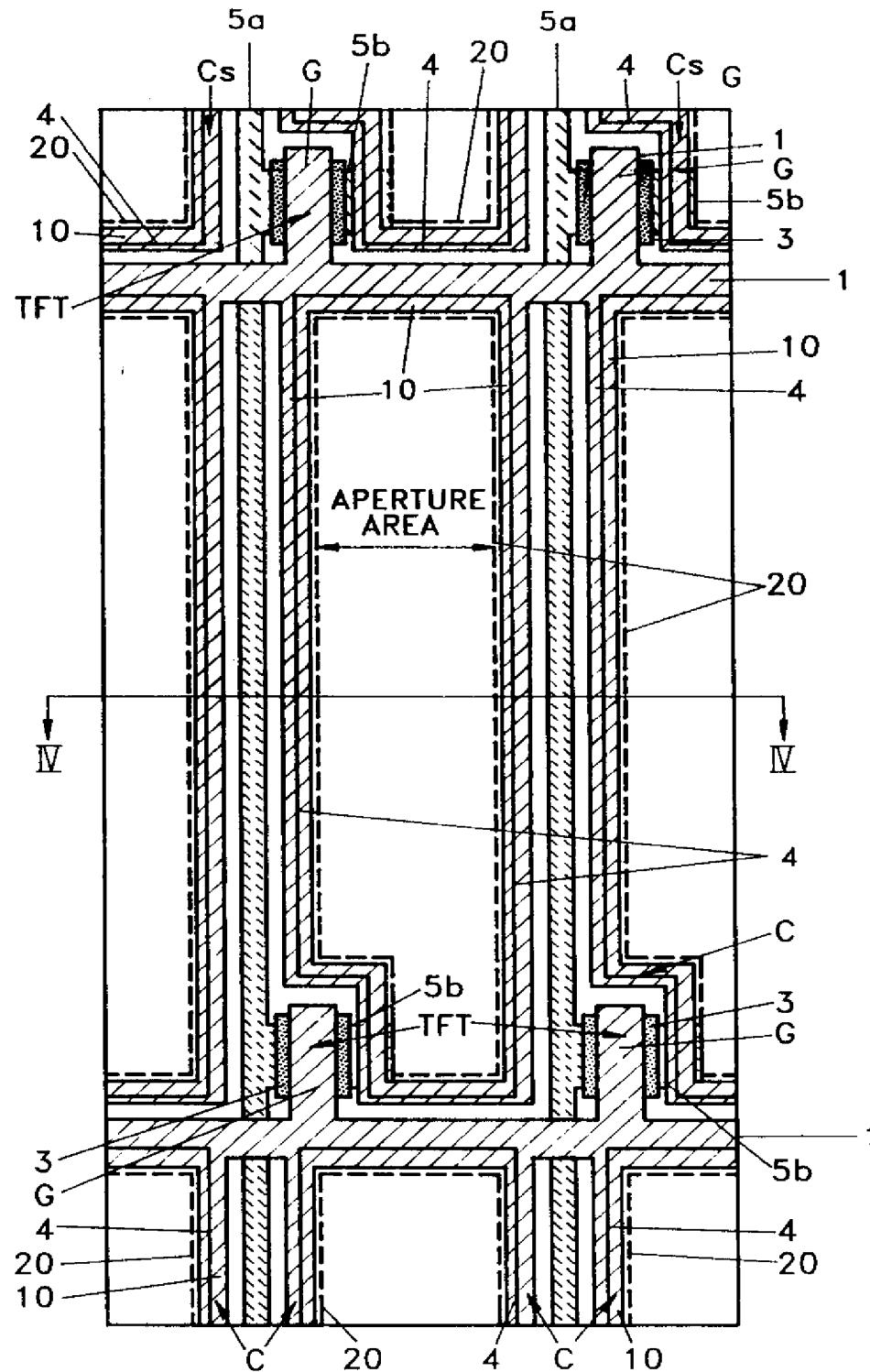
582



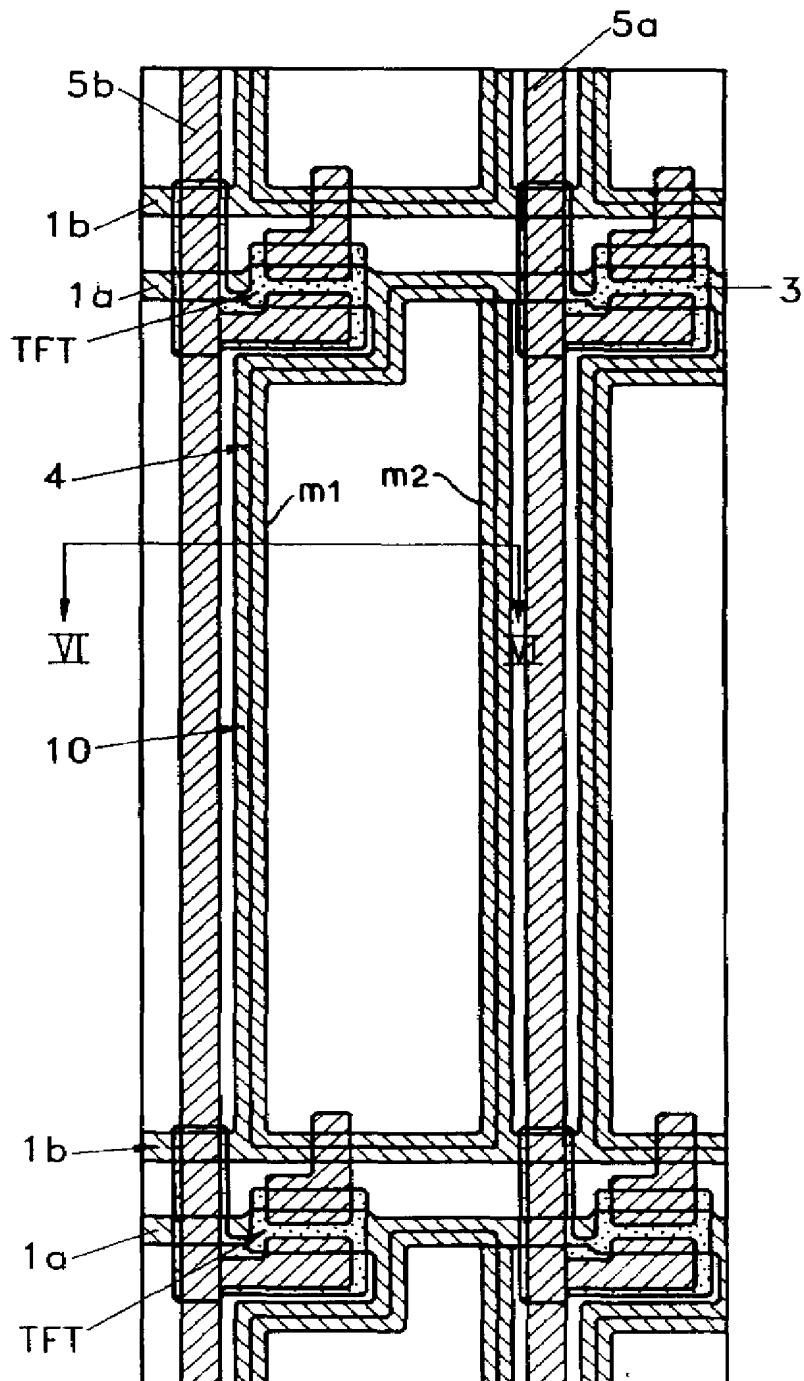
5-234



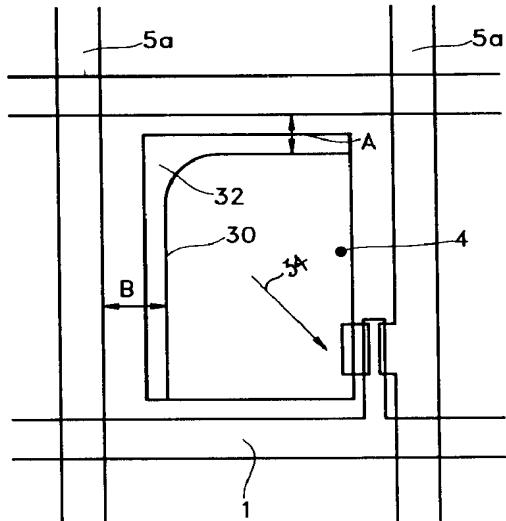
5-233



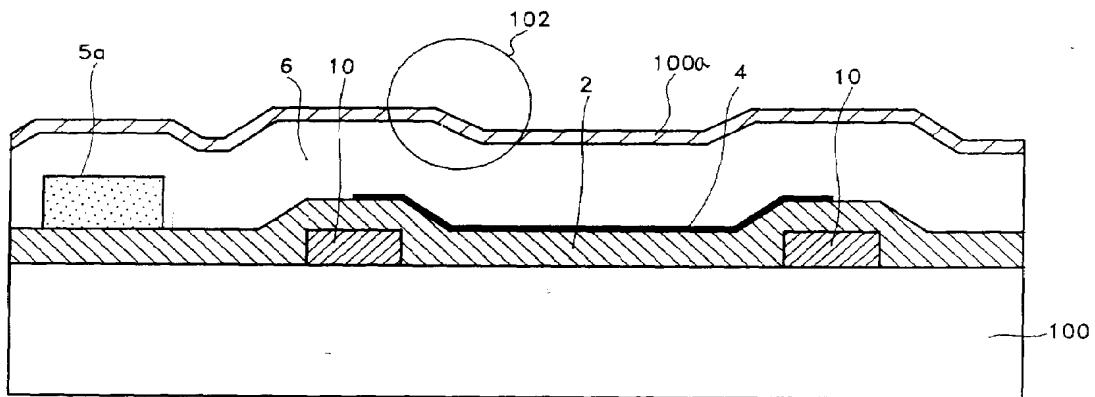
SNS



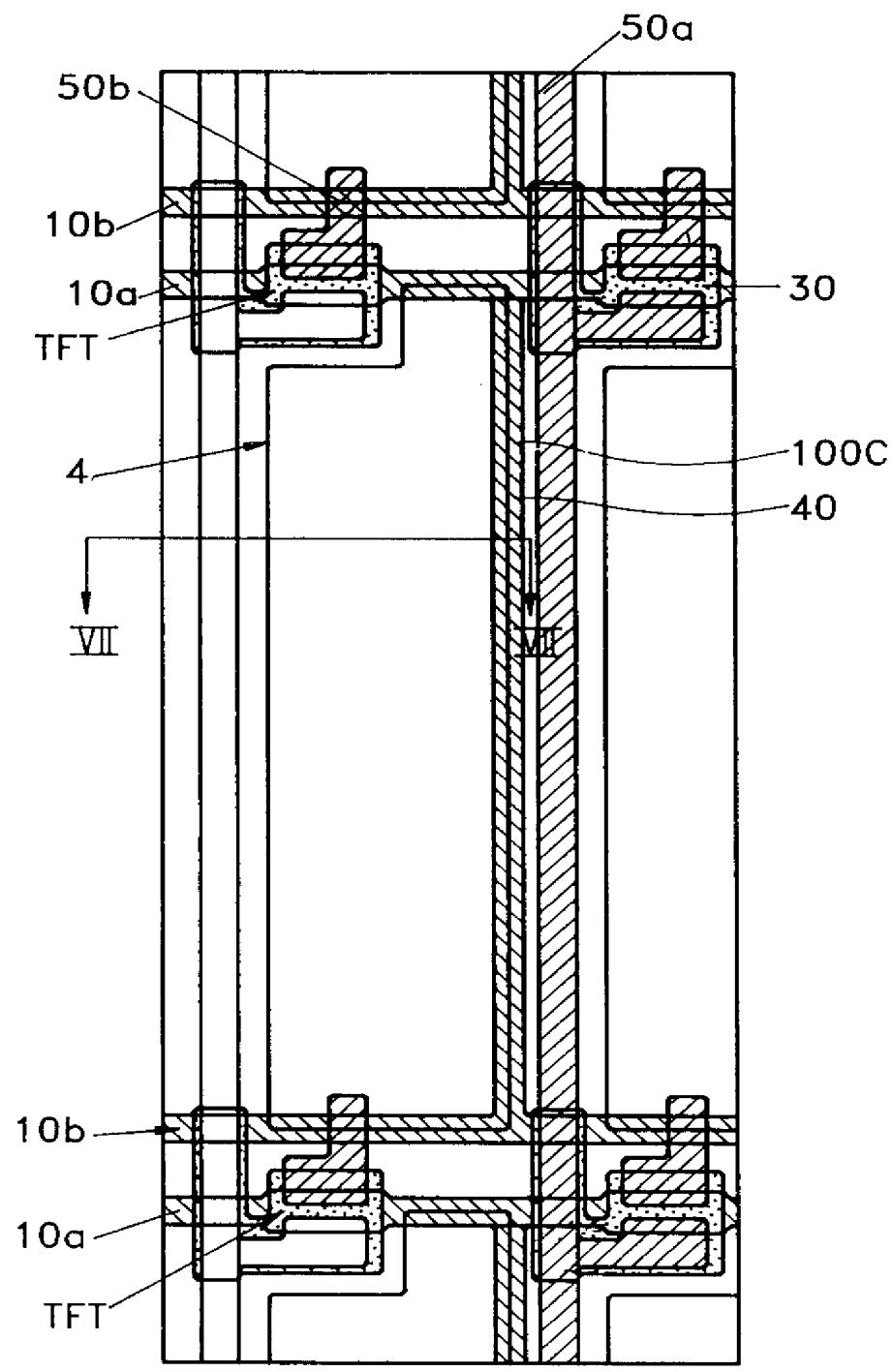
.58/6

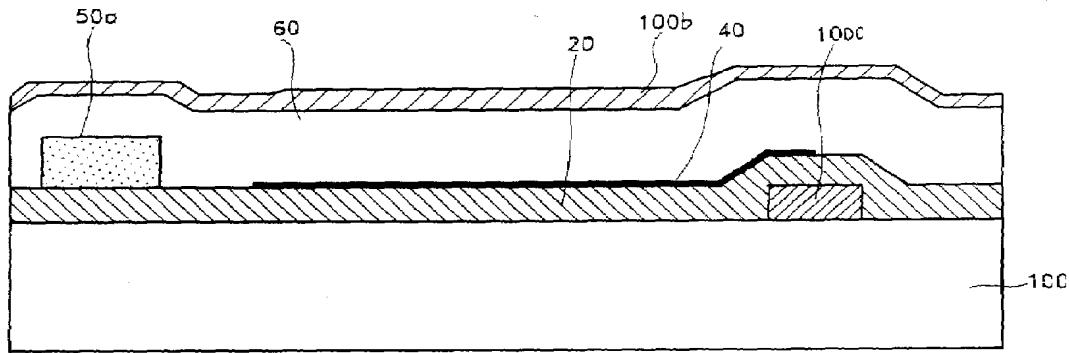


687



588





도면10

